

(19) Japanese Patent Office (JP)

(12) Publication of Patent Application (A)

(11) Publication Number: Japanese Patent Laid-Open No. H9-51020

(43) Date of Publication: February 18, 1997

(51) Int.Cl.<sup>6</sup> Identification Number JPO file number FI Section Showing  
Technique

H01L 21/60 321

H01L 21/60 321E

G06K 19/077

G06K 19/00 K

Request of Examination: not made

The Number of Claims: 7 OL (8 pages in total)

(21) Application Number: H7-201986

(22) Date of filing: August 8, 1995

(71) Applicant: 000005108

Hitachi, Ltd.

Kanda Surugadai 4-6, Chiyoda-ku, Tokyo

(72) Inventor: Tsuneo ENDO

Jyosuihoncho 5-20-1, Kodaira-shi, Tokyo

c/o Hitachi Ltd., Semiconductor department

(74) Representative: Shuki AKITA

(54) [Title of the Invention]

SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD THEREOF  
AND IC CARD

(57) [Abstract] (modified version)

[Problems to be Solved]

To provide semiconductor device which can achieve a thin-profile.

[Means for Solving the Problem]

A semiconductor device including a wiring substrate 4 having an external terminal 21 on a rear surface, a semiconductor chip 3 fixed on a main surface of the wiring substrate, a connection means which electrically connects an electrode 10 of the semiconductor chip and wirings 5 and 6 of the wiring substrate 4, an insulator which covers a

conductive portion ranging from at least the periphery to an end surface of the semiconductor chip 3, and a conductive layer which electrically connects the electrode 10 of the semiconductor chip and the wiring of the wiring substrate. The semiconductor chip is approximately 5~30  $\mu\text{m}$  in thickness.

[Scope of Claim]

[Claim 1]

A semiconductor device characterized by comprising a wiring substrate having an external terminal on a rear surface, a semiconductor chip fixed on a main surface of the wiring substrate, a connection means electrically connecting an electrode of the semiconductor chip and a wiring of the wiring substrate, an insulator to cover a conductive portion ranging from at least the periphery of the semiconductor chip to an end surface, a conductive layer at which the electrode of the semiconductor chip and the wiring of the wiring substrate are electrically connected.

[Claim 2]

The semiconductor device according to the Claim 1 which is characterized in that the semiconductor chip is approximately 5~30  $\mu\text{m}$  thick.

[Claim 3]

The semiconductor device according to the Claim 1 which is characterized in that the wiring substrate, the insulator, and the conductive layer are formed with a heat-resistance material.

[Claim 4]

The semiconductor device according to the Claim 1 which is characterized in that the wiring substrate, the insulator, and the conductive layer are formed with a resin-based material having flexibility.

[Claim 5]

A method of manufacturing a semiconductor device which includes a wiring substrate having an external terminal on a rear surface, a semiconductor chip fixed on a main surface of the wiring substrate, a connection means electrically connecting an electrode of the semiconductor chip and a wiring of the wiring substrate which is characterized by comprising a step of forming the semiconductor chip with a thickness of approximately

5~30 $\mu$ m by removing a rear surface thereof, a step of fixing the semiconductor chip with an insulating adhesive layer on the wiring substrate interposed therebetween, a step of covering an exposed conductive portion ranging from an edge of the semiconductor chip to an end surface with an insulator, and a step of electrically connecting the electrode of the semiconductor chip and the wiring of the wiring substrate by printing method.

[Claim 6]

A method of manufacturing the semiconductor device according to Claim 5 which is characterized in that when the semiconductor chip is fixed on the wiring substrate with the insulating adhesive layer interposed therebetween, the semiconductor chip is mounted on the insulating adhesive layer and is pressed to stick the insulating adhesive layer out from the edge of the semiconductor chip after the insulating adhesive layer is printed on the wiring substrate.

[Claim 7]

An IC card in which a semiconductor device including an external terminal exposed to a card substrate is built-in with an adhesive agent interposed therebetween which is characterized by comprising a semiconductor device having a wiring substrate provided with the external terminal on a rear surface thereof, a semiconductor chip fixed on a main surface of the wiring substrate, and a connection means electrically connecting an electrode of the semiconductor chip and a wiring of the wiring substrate, wherein the IC card includes an insulator to cover a conduction portion from at least the periphery of the semiconductor chip to an end surface, a conductive layer electrically connecting the electrode of the semiconductor chip and a wiring of the wiring substrate, and is several tens of  $\mu$ m thick.

[Detailed Description of the Invention]

[0001]

The present invention relates to a semiconductor device, a manufacturing method thereof, and an IC card. In particular, an effective technique which is applied to manufacture of a thin-profile semiconductor device.

[0002]

[Related Art]

For one structure of an IC card, a structure where a module provided with a transfer-molded LSI chip embedded in a card of 0.76 mm thick has been known, as described in p.56~p.62 of *NIKKEI MICRO DEVICE* of March issue in 1988, which is published on March 1 in the same year, by Nikkei Business Publication. The above module (a semiconductor device) is formed such that an electrode of the semiconductor chip and a wiring of a wiring substrate is electrically connected to each other by wire bonding, and then the semiconductor chip and wiring and the like are transfer-molded after the semiconductor chip is mounted on a face of the wiring substrate made of glass-epoxy resin by COB (chip on board). A contact electrode terminal serving as an external terminal is provided on a rear face of the wiring substrate. This contact electrode terminal is electrically connected to a wiring on the main surface of wiring substrate via a through hole filled with a conductor, which is provided in the wiring substrate.

[0003]

Meanwhile, in p.26~p.27 and p.38~p.39 of *The Newest Hybrid-mounting technique* issued on May 15 in 1988 by Kogyo Chosakai Publishing, Inc., cases such as an PWC (Printed Wiring Connection) for an IC card and a hybrid IC using a connection conductive paste instead of a bonding wire are described in order to achieve improvement of productivity and high density.

[0004]

An assemblage using the former PWC is performed such that an LSI chip is inserted into an aperture portion of a polycarbonate sheet and embedded in the PWC. After that, a printing connection wiring is formed over a surface of the polycarbonate sheet and a portion where the LSI is embedded by printing. Its upper and lower surfaces are covered with a polycarbonate film.

[0005]

In a case of the latter hybrid IC, an IC chip is embedded within an Al substrate using an epoxy resin, and the IC chip is interconnected using a photosensitive conductive paste and insulating paste.

[0006]

Note that in these structures, a semiconductor chip is embedded in the wiring substrate; an electrode formed on a surface of the wiring substrate and the semiconductor chip are situated on almost the same surface. Therefore, in formation of conductive pattern (a conductive layer) for connection, no step is generated between the electrode of the semiconductor chip and the wiring of the wiring substrate.

[0007]

[Problems to be Solved by the Invention]

In a COB semiconductor device (a module), due to its structure, an electrode of a semiconductor chip and a wiring of a wiring substrate are connected by a wire bonding; a semiconductor device becomes thick by the height of the wireloop and mechanical strength of recess portion becomes low.

[0008]

By contrast, in a structure where a semiconductor chip is embedded in a hole portion provided in the wiring substrate, a method that a surface of a wiring of the wiring substrate and an electrode of a semiconductor chip are on the same surface is adapted; thus, no step is generated and the electrode of the semiconductor chip and the wiring are electrically connected by a printing method. However, it is difficult to manufacture the semiconductor device at low cost because of the following problems: embedding the semiconductor chip is troublesome; replacing (repairing) the semiconductor chip is very hard when it is a defective product. For low cost manufacture, it is essential to mount the semiconductor chip directly on the wiring substrate.

[0009]

Connecting the electrode of the semiconductor chip with the wiring at the conductive layer by a printing method prevents a thick conductive layer, whereby it can achieve a thin-profile semiconductor device (a module).

[0010]

Accordingly, the present invention intends to mount a semiconductor chip on a main surface of a wiring substrate and to connect an electrode of the semiconductor chip with a wiring by printing method. On the other hand, a conventional semiconductor chip,

that is, an LSI chip of 200  $\mu\text{m}$ ~500  $\mu\text{m}$  thick generates a step between an electrode of a semiconductor chip and a wiring, which shows that connection is insufficient due to frequent generation of printing crack at the step portion in printing a conductive paste.

[0011]

An object of the present invention is to provide a semiconductor device which can achieve a thin-profile, and a manufacturing method thereof.

[0012]

Another object of the present invention is to provide an IC card which can achieve improvement in mechanical strength of a card substrate.

[0013]

The above and another object, and a novel feature will be obvious from a description of the specification and attached drawings.

[0014]

A typical outline of the invention disclosed in this application is as follow. That is, the semiconductor device of the present invention includes the wiring substrate having the external terminal on the rear surface, the semiconductor chip fixed on the main surface of the wiring substrate, the connection means electrically connecting the electrode of the semiconductor chip and the wiring of the wiring substrate, the insulator covering the conductive portion ranging from at least the edge of the semiconductor chip to the end surface, and the conductive layer electrically connecting the electrode of the semiconductor chip and the wiring of the wiring substrate. The semiconductor chip is approximately 5~30  $\mu\text{m}$  thick. In addition, the wiring substrate, the insulator, and the conductive layer are formed with a heat-resistant material, and a flexible resin-based material.

[0015]

The semiconductor device of the present invention includes the wiring substrate having the external terminal on the rear surface, the semiconductor chip fixed on the main surface of the wiring substrate, the connection terminal electrically connecting the electrode of the wiring substrate, and the wiring of the wiring substrate. The method for manufacturing the semiconductor device of the present invention includes a step of

forming the semiconductor chip with a thickness of approximately 5~30  $\mu\text{m}$  by removing a rear surface thereof, a step of fixing the semiconductor chip with an insulating adhesive layer on the wiring substrate interposed therebetween, a step of covering the exposed conductive portion ranging from at least the edge of the semiconductor chip to the end surface with the insulator, a step of electrically connecting the electrode of the semiconductor chip and the wiring of the wiring substrate by a printing method. Further, when the semiconductor chip is fixed on the wiring substrate with the insulating adhesive layer interposed therebetween, the semiconductor chip is mounted on the insulating adhesive layer and is pressed to stick the insulating adhesive layer out from the edge of the semiconductor chip after the insulating adhesive layer is printed on the wiring substrate.

[0016]

An IC card of the present invention is an IC card in which a semiconductor device having an external terminal exposed to a card substrate is built in with an adhesive agent interposed therebetween. The IC card includes the semiconductor device having a wiring substrate provided with the external terminal on the rear surface thereof, the semiconductor chip fixed on the main surface of the wiring substrate, and the connection means electrically connecting the electrode of the semiconductor chip, the insulator to cover a conduction portion ranging from at least the periphery of the semiconductor chip to the end surface, the conductive layer electrically connecting the electrode of the semiconductor chip and a wiring of the wiring substrate, and the thickness of the semiconductor chip is approximately 5~30  $\mu\text{m}$ .

[0017]

[Operation]

By the means mentioned above, a thin-profile semiconductor device can be achieved such that the semiconductor chip which becomes several tens of  $\mu\text{m}$  thick is mounted on the wiring substrate, and the electrode of the semiconductor chip and the wiring of the wiring substrate are electrically connected at the conductive layer by printing.

[0018]

In the semiconductor device of the present invention, the electrode of the semiconductor

chip and the wiring of the wiring substrate are electrically connected at the conductive layer by printing, but a short-circuit between adjacent electrode portions of the semiconductor chip is prevented, because an insulator is provided under this conductive layer to cover an exposed conductive portion of an end surface from the periphery of the semiconductor chip.

[0019]

The semiconductor device of the present invention is formed of the wiring substrate, the insulator, and the conductive layer so that the heat-resistance of the semiconductor device becomes high.

[0020]

The semiconductor device of the present invention which is formed of the wiring substrate, the insulator, and the conductive layer which includes a resin-based material having flexibility, as such is high reliable in electrical connection between the electrode and the wiring of the semiconductor chip.

[0021]

By the manufacturing method of the semiconductor device of the present invention, the semiconductor chip is mounted on the wiring substrate after being thinned, and the electrode of the semiconductor chip and the wiring of the wiring substrate are connected at the conductive layer by printing; thus, a thin semiconductor substrate can be manufactured.

[0022]

In addition, using the manufacturing method of the semiconductor device of the present invention prevents a short-circuit between adjacent electrode portions of the semiconductor chip because the periphery of the semiconductor chip and the conductive portion of the end surface is covered with an insulator before the electrode of the semiconductor chip and the wiring of the wiring substrate are electrically connected by printing method.

[0023]

Moreover, when the semiconductor chip is fixed on the wiring substrate, the semiconductor chip is mounted on an insulating adhesive layer and is held to stick the



insulating adhesive layer out of an edge thereof after the insulating adhesive layer is printed on the wiring substrate. Accordingly, in printing of the conductive layer hereafter, the insulating adhesive layer exists between the semiconductor chip and the wiring so that a step between the semiconductor chip and the wiring substrate becomes low, which enables a stable electrical connection due to no generation of a crack and the like in the conductive layer at which the electrode of the semiconductor chip and the wiring are connected with each other.

[0024]

The IC card of the present invention improves mechanical strength of the card substrate because a semiconductor device which is embedded therein is a thin-profile, and a recess where the semiconductor device is embedded can be shallow.

[0025]

[Embodiment]

Hereinafter, an embodiment of the present invention is described with reference to drawings. FIG. 1 is a schematic cross-sectional view showing an outline of the semiconductor device in an embodiment of the present invention. FIG. 2~FIG. 6 are views showing pivots of the semiconductor device in each manufacturing step of the same in the embodiment. FIG. 2 is a schematic figure showing a state of forming an adhesive layer. FIG. 3 is a schematic cross-sectional view showing a state where a semiconductor chip is mounted. FIG. 4 is a schematic cross-sectional view showing a state where an insulator is formed. FIG. 5 is a schematic cross-sectional view showing a state where a conductive layer is formed. FIG. 6 is a schematic plain view showing a state where an insulator and a conductive layer are formed. FIG. 7 is a schematic cross-sectional view showing a pivot of an IC card in the embodiment, and FIG. 8 is a plain view of an IC card as in FIG. 7.

[0026]

A semiconductor device (a module) 1 of the embodiment is a module for an IC card embedded in an IC card 20 shown in FIG. 7 and FIG. 8, and has a structure including a wiring substrate 2 and a semiconductor chip 3 mounted on a main surface of this wiring substrate 2 as shown FIG. 1.

[0027]

The wiring substrate 2 is a printed substrate formed of a substrate body 4, wirings 5 and 6 which are provided on a main surface (a surface) and rear surface of the substrate body 4, and a through hole 7 penetrating the substrate body 4. The substrate body 4 is made of a so-called glass-epoxy substrate in which glass fiber is impregnated with an epoxy resin, or a high heat-resistant material impregnated with BT resin. This substrate body 4 has still a heat-resistance even at 80 °C or higher. Additionally, the substrate body 4 is approximately 0.3 mm in thickness. The wirings 5 and 6 are formed such that a copper foil with a thickness of approximately 35  $\mu\text{m}$ , which is attached to the rear surface of the substrate body 4, for example, is etched to be a desired pattern. Moreover, although not illustrated, electroplating process of Ni and Au is performed to the partial or entire surface of the wirings 5 and 6 in order that connection by the following printing appropriately proceeds.

[0028]

In addition, the through hole 7 is formed by drill process such that it penetrates the substrate body 4. On an inner-wall surface of this through hole 7, copper electroplating is performed. With a conductor 8 formed by this copper electroplating, the predetermined wirings 5 and 6 on front and rear surfaces of the substrate body 4 are electrically connected.

[0029]

The wiring 6 on a rear surface of the semiconductor device 1 in the embodiment forms a contact electrode terminal 21 serving as an external terminal of the IC card 20 as shown in FIG. 8.

[0030]

Additionally, on the main surface of the wiring substrate 2, the semiconductor chip 3 is fixed with an insulating adhesive layer 9 interposed therebetween. A rear surface side of the semiconductor chip 3 on which an active region is not provided is etched to remove a certain thickness, and for example, it is approximately 5~30 $\mu\text{m}$  thick. This is to prevent a large step difference between an electrode 10 provided on a surface of the semiconductor chip 3 and a height of the wiring 5 of the wiring substrate 2.

[0031]

In addition, as shown in FIG. 6, an insulator 11 formed of a flexible, heat-resistant material is provided to cover a conductive portion at least from the periphery to an end surface of the semiconductor chip 3. The insulator 11 is made from a resin-based material having a heat-resistance to 80 °C or higher. Also, over the insulator 11, a conductive layer 12 made of a flexible, heat-resistant material is provided. The conductive layer 12 electrically connects the electrode 10 of the semiconductor chip 3 and the wiring 5 of the wiring substrate 2. The conductive layer 12 is made of a resin-based material having a heat-resistance to 80 °C or higher. The insulator 11 and the conductive layer 12 are formed by a screen printing method.

[0032]

Note that in the surroundings of the semiconductor chip 3, a stuck-out portion of the insulating adhesive layer 9 at which the semiconductor chip 3 is connected to the substrate body 4 exists so that the insulator 11 provided on a portion to cover from the edge of the semiconductor chip 3 to the edge of the wiring 5 is formed flat because it lowers a step between the semiconductor chip 3 and the substrate body 4. Therefore, the conductive layer 12, which is provided on the flat insulator 11, becomes flat, is selectively thinned etc., thereby generating no cracks, which is inconvenient for electrical connection.

[0033]

Further, as shown in FIG. 6, the insulator 11 is provided to cover from the edge of the semiconductor chip 3 to a tip portion of the wiring 5, and the conductive layer 12 is provided on the insulator 11 thus to prevent short-circuit between adjacent electrodes 10.

[0034]

The semiconductor device 1 of the embodiment is greatly thinner than that which has a wire bonding structure because the semiconductor chip 3 is formed thin with a thickness of 5~30  $\mu\text{m}$  and the conductive layer 12 which connects the electrode 10 of the semiconductor 3 and the wiring 5 of the wiring substrate 2 is formed hugging on the wiring substrate 2 with the insulator 11 interposed therebetween. That is, in a case of a

conventional wire bonding structure, a semiconductor chip with a thickness of 200~500  $\mu\text{m}$  is mounted on the wiring substrate 2, and a wire with a loop height of approximately 150  $\mu\text{m}$  is connected to an electrode of this semiconductor chip. In addition, the wire and the semiconductor chip are covered with a package formed by transfer mold. Therefore, a height from a surface of the wiring substrate to an upper surface of the package becomes high: at least approximately 500  $\mu\text{m}$ . To the contrary, in a case of the semiconductor device of the embodiment, the semiconductor chip and the conductive layer are not covered with a package, and a height from a surface of the wiring substrate to an upper surface of the conductive layer is approximately 15~40 $\mu\text{m}$ , which is reduced single digit or more, and thus the semiconductor device 1 can be made thin. Accordingly, when the semiconductor device 1 of the embodiment is embedded in a recess 25 provided in a card substrate 23 with an insulating adhesive agent 24 interposed therebetween as shown in FIG. 7, the recess 25 can be made shallower about a hundred and several tens of  $\mu\text{m}$  than a conventional one so that mechanical strength of the card substrate 23 in which the recess 25 is provided is improved.

[0035]

The semiconductor device of the embodiment achieves effects below.

[0036]

(1) The semiconductor device of the embodiment achieves a thin-profile semiconductor device due to the semiconductor chip of approximately 5~30  $\mu\text{m}$  thick which is mounted on a main surface of the substrate body.

[0037]

(2) The semiconductor device of the embodiment achieves a thin-profile semiconductor device because connection between the electrode of the semiconductor chip and the wiring of the wiring substrate is performed at the conductive layer which is formed by printing method.

[0038]

(3) In the semiconductor device of the embodiment, the conductive layer at which the electrode of the semiconductor chip and the wiring of the wiring substrate are connected; the insulator serving as a base for the conductive layer, and the wiring

substrate are formed with a flexible resin-based material so that electrical connection between the electrode of the semiconductor chip and the wiring of the wiring substrate becomes high.

[0039]

(4) In the semiconductor device of the embodiment, the conductive layer at which the electrode of the semiconductor chip and the wiring of the wiring substrate are connected, the insulator serving as a base for the conductive layer, and the wiring substrate are formed with a heat-resistant material so that heat-resistance of the semiconductor device is improved.

[0040]

(5) In the semiconductor device of the embodiment, the insulator is provided under the conductive layer which connects the electrode of the semiconductor chip and the wiring of the wiring substrate so that an effect of preventing short-circuit between the conductive layers becomes high, which results in no generation of short-circuit between electrodes of the semiconductor device.

[0041]

Next, a manufacturing method of the semiconductor device 1 of the embodiment is described with reference to FIG. 2~FIG. 6. Firstly, as shown in FIG. 2, the wiring substrate 2 is prepared. This wiring substrate 2 is a printed substrate formed of the substrate body 4, the wirings 5 and 6 provided on a main surface (a front surface) and rear surface of this substrate body 4, and the through hole 7 penetrating the substrate body 4. The substrate body 4 is 0.3 mm thick, for example, and formed of a so-called glass epoxy substrate in which glass fiber is impregnated with epoxy resin, or a high-heat-resistant material (having a heat-resistance to 80 °C or higher) is impregnated with a BT resin. Electroplating is performed on an inner wall of the through hole 7, and the wirings 5 and 6 on a front and rear surface of the substrate body 4 are electrically connected at the predetermined position via the conductor 8 which is performed electroplating. Additionally, the wirings 5 and 6 are formed such that a copper foil with a thickness of approximately 15~35  $\mu\text{m}$ , which is attached to a front and rear surface of the substrate body 4, is etched to be a desired pattern, for example.

Also on surfaces of the wirings 5 and 6, although it is not shown, electroplating of Ni and Au is performed to the partial or entire surface of the same for appropriate connection by printing later described. Note that the wiring 6 is an external terminal and forms the contact electrode terminal 21 for the IC card in the embodiment.

[0042]

Then, as shown in FIG. 2, the insulating adhesive layer 9 is formed on a main surface of the substrate body 4 by a screen printing. That is, over the wiring substrate 2, a screen printing mask 15 on which an approximately same shape of transparent hole as the semiconductor chip 3 is positioned on a place where the semiconductor chip is mounted. A mask aperture portion does desirably not cover the wiring (a connection pad) formed on the printed substrate, and is desirably larger than the semiconductor chip. After that, an insulating paste layer 18 is formed such that a thermosetting adhesive paste 16 having an insulating characteristic is arranged on the screen printing mask 15, and then a squeegee 17 is moved to transfer the adhesive paste 16 on the wiring substrate 2.

[0043]

Meanwhile, a certain thickness of the rear surface side of the semiconductor chip 3 is grinded or etched to be removed, and processed to have a thickness of approximately 5~30  $\mu\text{m}$ .

[0044]

Next, as shown in FIG. 3, the semiconductor chip 3 with a thickness of approximately 5~30  $\mu\text{m}$  is put on the insulating paste layer 18 and softly pressed, which slightly sticks the insulating paste layer 18 under the semiconductor chip 3 out to the surroundings thereof and the insulating paste 18 soars to a lateral side (an end surface) of the semiconductor chip 3. This stuck-out portion 19 of the insulating paste layer 18 serves as an insulator of an end surface of the semiconductor chip 3 as well as lowering a step between a front surface of the substrate body 4 and an upper surface of the semiconductor chip 3. By a gradual lowering of a surrounding step of the semiconductor chip, reduction in defects of the conductive layer in a later step is remarkably improved.

[0045]

Subsequently, the wiring substrate 2 on which the semiconductor chip 3 is mounted is heated; the insulating paste layer 18 is cured and turned into the insulating adhesive layer 9; and the semiconductor chip 3 is fixed on the substrate body 4.

[0046]

Then, in order to secure insulation against an end surface of the insulating semiconductor chip 3 and flatness of a step, the insulator 11 is formed ranging from at least an edge of the semiconductor chip 3 to an edge of the wiring 5 with a thickness of a several  $\mu\text{m}$  to several tens of  $\mu\text{m}$  by screen printing and cure treatment similar to the above as shown in FIG.4 and FIG. 6. Namely, after the insulating paste is printed into the predetermined pattern by a screen printing, the insulator 11 is formed by heating the insulating paste to be cured. For the insulating paste, a paste superior in heat-resistance after being cured (having a heat-resistance to  $80^{\circ}\text{C}$  or higher), and in elasticity is selected. A resin-based paste is used as a paste of a such characteristic.

[0047]

Next, as shown in FIG. 5 and FIG. 6, the conductive layer 12 electrically connecting the electrode 10 of the semiconductor chip 3 and the wiring 5 of the wiring substrate 2 is formed by a screen printing method similar to the above. That is, the screen printing mask having an aperture portion for electrical connection of the wiring 5 of the wiring substrate 2 with the electrode 10 of the semiconductor chip 3 is stacked to the wiring substrate 2 and then a conductive paste is printed. The conductive paste is a paste in which a flake-like silver of  $1\ \mu\text{m}\sim 5\ \mu\text{m}$  size is dispersed with a concentration of 70 Wt %~80 Wt% into a thermosetting resin; after it is cured, it has a heat-resistance (even having a heat-resistance to  $80^{\circ}$  or higher) and an elasticity. By a cure treatment, the conductive layer 12 electrically connecting the electrode 10 and the wiring 5 is formed. This conductive layer 12 is several  $\mu\text{m}$  to several tens of  $\mu\text{m}$  in thickness.

[0048]

With the foregoing procedure, the semiconductor device 1 as shown FIG. 1 is manufactured. Using the manufacturing method of the semiconductor device in the embodiment achieves the following cures.

[0049]

(1) According to the manufacturing method of the semiconductor device in the embodiment, it is possible to mount the thin semiconductor chip on the wiring substrate, and to manufacture the thin-profile semiconductor device due to the conductive layer formed by a printing method by which the electrode of the semiconductor chip and the wiring are connected.

[0050]

(2) According to the manufacturing method of the semiconductor device in the embodiment, a printing crack is not generated and the conductive layer with the predetermined thickness can be formed, thereby improving a reliability of electrical connection when the conductive layer is formed by a printing method because a step between the semiconductor chip and the wiring substrate is lowered such that the insulating paste is pressed to stick out to the surroundings of the semiconductor chip at the stage of formation of the insulating adhesive layer which fixes the semiconductor chip before the conductive layer is formed.

[0051]

(3) According to the manufacturing method of the semiconductor device in the embodiment, it is possible to improve manufacturing yield and to achieve reduction in manufacturing cost of the semiconductor device because a printing crack is prevented as mentioned above.

[0052]

(4) According to the manufacturing method of the semiconductor device in the embodiment, it is possible to manufacture a semiconductor device superior in heat-resistance using the wiring substrate, the insulator, and the conductive layer each of which is formed of a heat-resistant material.

[0053]

(5) According to the manufacturing method of the semiconductor device in the embodiment, it is possible to manufacture a semiconductor device having an excellent resistance to a mechanical shock using the wiring substrate, the insulator, and the conductive layer each of which is formed of a flexible material.

[0054]



The semiconductor device 1 of the embodiment is built in the IC card 20 as shown FIG. 7 and FIG. 8. Namely, the semiconductor device 1 is embedded in the recess 25 of the card substrate 23 with a thickness of 0.76 mm of the IC card 20, and is fixed to the card substrate 23 with the adhesive agent 24. The wiring 6 of the semiconductor device 1 serves as an external terminal and forms the contact electrode terminal 21. In the IC card of the embodiment, the semiconductor device which is embedded is thin-profile so that a recess for embedding the semiconductor device can be shallow; thus, mechanical strength of the card substrate improves and strength to external forces such as bending of the semiconductor chip dramatically improves. Accordingly, the present invention achieves long life of the IC card.

[0055]

The above is a specific description of the present invention by the inventor based on the embodiment, but the present invention is not limited to the above embodiment, and thus it can be of course modified in various ways without departing from its scope. For example, in a case of the embodiment, although the insulator is provided to cover the end surface of the semiconductor chip, the insulator may be provided in advance on the end surface portion of the semiconductor chip instead. In addition, the thin-film conductive layer, which connects the electrode of the semiconductor chip and the wiring, can be formed by a method other than a printing method, for instance, vacuum vapor deposition or sputtering. Also, it may be a pre-formed film-like insulating sheet or a conductive sheet.

[0056]

In the above description, a case where the invention by the inventor is applied to an IC card manufacturing technology, a background of its application field is mainly described, but it is not limited to this. It is particularly effective when electronic components such as a resistance and capacitor are mounted on a substrate, or a variety of semiconductor chips including a hybrid IC and a passive element are connected altogether. The present invention is at least applicable to an electronic device in which a semiconductor device (a module) is built in.

[0057]

[Effect of the Invention]

Effects obtained by a typical invention disclosed in the present invention are simply described below. With use of the present invention, an ultra thin-profile semiconductor device can be provided.

[0058]

By the present invention, it can achieve a thin-profile semiconductor device which is embedded; thus, an IC card superior in reliability which can achieve improvement in mechanical strength of the card substrate in an embedding portion of the semiconductor device, and can dramatically improve strength to external forces including bending of the semiconductor chip and the like.

[Brief Description of the Drawings]

[FIG.1]

A schematic cross-sectional view showing an outline of a semiconductor device in an embodiment of the present invention.

[FIG.2]

A schematic view showing a state of forming an adhesive layer in a manufacturing method of the semiconductor device in the embodiment.

[FIG.3]

A schematic cross-sectional view showing a state where a semiconductor chip is mounted in a manufacturing method of the semiconductor device in the embodiment.

[FIG. 4]

A schematic cross-sectional view showing a state where an insulator is formed in a manufacturing method of the semiconductor device in the embodiment.

[FIG.5]

A schematic cross-sectional view showing a state where a conductive layer is formed in a manufacturing method of the semiconductor device of the embodiment.

[FIG.6]

A schematic cross-sectional view showing a state where an insulator and a conductive layer are formed in a manufacturing method of the semiconductor device of the embodiment.

[FIG.7]

A schematic cross-sectional view showing a pivot of the IC card of the embodiment.

[FIG.8]

A plain view showing the IC card of the embodiment.

[Reference Numerals]

1...semiconductor device, 2...wiring substrate, 3...semiconductor chip, 4...substrate body, 5,6...wiring, 7...through hole, 8...conductor, 9...insulating adhesive layer, 10...electrode, 11...insulator, 12...conductive layer, 15...screen printing mask, 16...adhesive paste, 17...squeegee, 18...insulating paste layer, 19...stuck-out portion, 20...IC card, 21...contact electrode terminal, 23...card substrate, 24...adhesive agent, 25...recess.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-51020

(43) 公開日 平成9年(1997)2月18日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/60	3 2 1		H 0 1 L 21/60	3 2 1 E
G 0 6 K 19/077			G 0 6 K 19/00	K

審査請求 未請求 請求項の数7 O L (全 8 頁)

(21) 出願番号 特願平7-201986

(22) 出願日 平成7年(1995)8月8日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 遠藤 恒雄

東京都小平市上水本町5丁目20番1号 株

式会社日立製作所半導体事業部内

(74) 代理人 弁理士 秋田 収喜

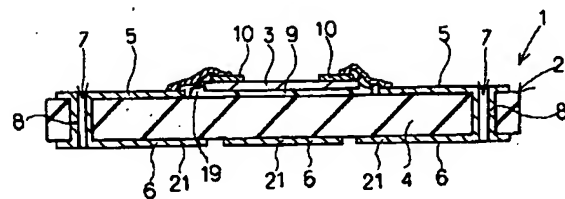
(54) 【発明の名称】 半導体装置およびその製造方法ならびにICカード

(57) 【要約】 (修正有)

【課題】 薄型化が達成できる半導体装置の提供。

【解決手段】 外部端子21を裏面に有する配線基板4と、配線基板の主面に固定された半導体チップ3と、半導体チップの電極10と配線基板4の配線5、6とを電氣的に接続する接続手段とを有する半導体装置であって、少なくとも半導体チップ3の周縁から端面に及ぶ導電部分を覆う絶縁体と、半導体チップの電極10と配線基板の配線を電氣的に接続する導体層とを有する。半導体チップは5〜30μm前後の厚さとなっている。

図1



#### 【特許請求の範囲】

【請求項1】 外部端子を裏面に有する配線基板と、前記配線基板の主面に固定された半導体チップと、前記半導体チップの電極と配線基板の配線とを電気的に接続する接続手段とを有する半導体装置であって、少なくとも前記半導体チップの周縁から端面に及ぶ導電部分を覆う絶縁体と、前記半導体チップの電極と配線基板の配線を電気的に接続する導体層とを有することを特徴とする半導体装置。

【請求項2】 前記半導体チップは5～30 $\mu$ m前後の厚さとなっていることを特徴とする請求項1記載の半導体装置。

【請求項3】 前記配線基板、絶縁体および導体層は耐熱性材料によって形成されていることを特徴とする請求項1記載の半導体装置。

【請求項4】 前記配線基板、絶縁体および導体層は柔軟性を有する樹脂系材料で形成されていることを特徴とする請求項1記載の半導体装置。

【請求項5】 裏面に外部端子を有する配線基板と、前記配線基板の主面に固定された半導体チップと、前記半導体チップの電極と配線基板の配線とを電気的に接続する接続手段とを有する半導体装置の製造方法であって、半導体チップの裏面を除去して5～30 $\mu$ m前後の厚さに形成する工程と、前記配線基板の主面に絶縁性接着層を介して半導体チップを固定する工程と、前記半導体チップの縁から端面に亘る露出する導電部分を絶縁体で覆う工程と、印刷法によって前記半導体チップの電極と配線基板の配線を導体層で電気的に接続する工程とを有することを特徴とする半導体装置の製造方法。

【請求項6】 前記配線基板に絶縁性接着層を介して半導体チップを固定する際、絶縁性接着層を配線基板に印刷した後、前記絶縁性接着層上に半導体チップを載置するとともに半導体チップを押さえ付けて前記絶縁性接着層を半導体チップの縁から外に食み出させることを特徴とする請求項5記載の半導体装置の製造方法。

【請求項7】 カード基材の窪みに露出する外部端子を有する半導体装置を接着剤を介して組み込んでなるICカードであって、前記半導体装置は外部端子を裏面に有する配線基板と、前記配線基板の主面に固定された半導体チップと、前記半導体チップの電極と配線基板の配線とを電気的に接続する接続手段とを有する半導体装置からなるとともに、少なくとも前記半導体チップの周縁から端面に及ぶ導電部分を覆う絶縁体と、前記半導体チップの電極と配線基板の配線を電気的に接続する導体層とを有し、かつ前記半導体チップは数十 $\mu$ mの厚さとなっていることを特徴とするICカード。

#### 【発明の詳細な説明】

##### 【0001】

【産業上の利用分野】 本発明は、半導体装置およびその製造方法ならびにICカードに関し、特に、薄型半導体

装置の製造に適用して有効な技術に関する。

##### 【0002】

【従来の技術】 ICカードの一つの構造として、日経BP社発行「日経マイクロデバイス」1988年3月号、同年3月1日発行、P56～P62に記載されているように、LSIチップをトランスファ成形したモジュールを厚さ0.76mmのカードにハメ込む構造が知られている。前記モジュール（半導体装置）は、ガラス・エポキシ樹脂からなる配線基板の一面にCOB（chip on board）によって半導体チップを実装した後、半導体チップの電極と配線基板の配線とをワイヤボンディングによって電気的に接続するとともに、半導体チップ、ワイヤ等をトランスファ成形することによって製造される。また、前記配線基板の裏面には外部端子となる接触電極端子が設けられている。この接触電極端子は、前記配線基板に設けられたスルーホールに充填された導体によって配線基板の主面の配線に電気的に接続されている。

【0003】 一方、工業調査会発行「最新ハイブリッド実装技術」1988年5月15日発行、P26～P27、P38～P39には、生産性や高密度化を達成するために、ボンディングワイヤの代わりに接続用導電性ペーストを使用したICカード用のPWC（Printed Wiring Connection）や、ハイブリッドICの事例が記載されている。

【0004】 前者のPWCによる組立は、ポリカーボネートシートに開口した部分にLSIチップを挿入した後埋め込み、その後、ポリカーボネートシートの表面およびLSIチップ上の埋め込み部分に亘って印刷によって印刷接続配線を形成するとともに、上下面をポリカーボネートフィルムで覆うようになっている。

【0005】 また、後者のハイブリッドICの場合は、A1基板内にICチップをエポキシ樹脂で埋め込み、感光性の導体ペースト、絶縁ペーストを用いて配線した構造となっている。

【0006】 なお、これらの構造では、半導体チップを配線基板に埋め込む構造となるとともに、配線基板の表面と半導体チップの上に形成された電極とは略同一平面上にある構造となっている。したがって、接続用の導電性パターン（導体層）の形成に際しては、半導体チップの電極と配線基板の配線との間に段差が発生しない状態にある。

##### 【0007】

【発明が解決しようとする課題】 COB構造の半導体装置（モジュール）では、半導体チップの電極と配線基板の配線とはワイヤボンディングによって接続される構造となるため、ワイヤループ高さ分だけ半導体装置が厚くなってしまい、ICカードにハメ込む（埋め込む）構造では、ハメ込むための窪みが深くなり、ICカードの窪み部分の機械的強度が低くなる。

【0008】 一方、配線基板に設けた穴部分に半導体チップを埋め込む構造では、配線基板の配線の表面と半導

体チップの電極とを同一の面になるようにして段差を無くし、印刷法で半導体チップの電極と配線とを電氣的に接続する方法を採用している。しかし、半導体チップの埋め込みには手間がかかる事、又不良品が発生した場合には交換（リペア）が大変難しい等の問題があり、安価に作る事が難しい。安価に作る為には、半導体チップを配線基板の上に直接搭載することが必要である。

【0009】半導体チップの電極と配線を印刷法による導体層で接続する構造は、導体層が高くないことから、半導体装置（モジュール）の薄型化を達成できる。

【0010】そこで、本発明は、配線基板の主面に半導体チップを搭載するとともに、印刷法によって半導体チップの電極と配線とを接続することを考えた。しかし、従来の半導体チップ、すなわち、LSIチップは、その厚さが $200\mu\text{m}$ ～ $500\mu\text{m}$ となるため、半導体チップの電極と配線間に段差が生じ、導電性ペーストを印刷した時に、前記段差部で印刷かすれが発生しやすく、接続が不充分となってしまうことが分かった。

【0011】本発明の目的は、薄型化が達成できる半導体装置およびその製造方法を提供することにある。

【0012】本発明の他の目的は、カード基材の機械的強度向上が達成できるICカードを提供することにある。

【0013】本発明の前記ならびにそのほかの目的と新規な特徴は、本明細書の記述および添付図面からあきらかになるであろう。

【0014】

【課題を解決するための手段】本願において開示される発明のうち代表的なものの概要を説明すれば、次の通りである。すなわち、本発明の半導体装置は、外部端子を裏面に有する配線基板と、前記配線基板の主面に固定された半導体チップと、前記半導体チップの電極と配線基板の配線とを電氣的に接続する接続手段とを有する半導体装置であって、少なくとも前記半導体チップの周縁から端面に及ぶ導電部分を覆う絶縁体と、前記半導体チップの電極と配線基板の配線を電氣的に接続する導体層とを有する構造となっている。前記半導体チップは $5\sim 30\mu\text{m}$ 前後の厚さとなっている。また、前記配線基板、絶縁体および導体層は耐熱性材料によって形成されるとともに、柔軟性を有する樹脂系材料で形成されている。

【0015】本発明の半導体装置の製造方法は、裏面に外部端子を有する配線基板と、前記配線基板の主面に固定された半導体チップと、前記半導体チップの電極と配線基板の配線とを電氣的に接続する接続手段とを有する半導体装置の製造方法であって、半導体チップの裏面を除去して $5\sim 30\mu\text{m}$ 前後の厚さに形成する工程と、前記配線基板の主面に絶縁性接着層を介して半導体チップを固定する工程と、前記半導体チップの縁から端面に亘る露出する導電部分を絶縁体で覆う工程と、印刷法によ

って前記半導体チップの電極と配線基板の配線を導体層で電氣的に接続する工程とからなっている。また、前記配線基板に絶縁性接着層を介して半導体チップを固定する際、絶縁性接着層を配線基板に印刷した後、前記絶縁性接着層上に半導体チップを載置するとともに半導体チップを押さえ付けて前記絶縁性接着層を半導体チップの縁から外に食み出させ、その後導体層の印刷を行う。

【0016】本発明のICカードは、カード基材の窪みに露出する外部端子を有する半導体装置を接着剤を介して組み込んでなるICカードであって、前記半導体装置は外部端子を裏面に有する配線基板と、前記配線基板の主面に固定された半導体チップと、前記半導体チップの電極と配線基板の配線とを電氣的に接続する接続手段とを有する半導体装置からなるとともに、少なくとも前記半導体チップの周縁から端面に及ぶ導電部分を覆う絶縁体と、前記半導体チップの電極と配線基板の配線を電氣的に接続する導体層とを有し、かつ前記半導体チップは $5\sim 30\mu\text{m}$ 前後の厚さとなっている。

【0017】

【作用】前記した手段によれば、本発明の半導体装置は、数十 $\mu\text{m}$ と薄くなった半導体チップを配線基板に搭載するとともに、印刷による導体層によって半導体チップの電極と配線基板の配線とが電氣的に接続されていることから、半導体装置の薄型化が達成できる。

【0018】本発明の半導体装置は、半導体チップの電極と配線基板の配線とは印刷による導体層によって電氣的に接続されているが、この導体層の下には前記半導体チップの周縁から端面の露出する導電部分を覆う絶縁体が設けられているため、半導体チップの隣合う電極部分間の短絡が発生しない。

【0019】本発明の半導体装置は、配線基板、絶縁体および導体層は耐熱性材料によって形成されていることから半導体装置の耐熱性が良好となる。

【0020】本発明の半導体装置は、配線基板、絶縁体および導体層は、柔軟性を有する樹脂系材料で形成されていることから、半導体チップの電極と配線との電氣的接続の信頼性が高くなる。

【0021】本発明の半導体装置の製造方法によれば、半導体チップを薄くした後配線基板に実装することと、半導体チップの電極と配線基板の配線を印刷法による導体層によって接続することから、薄い半導体装置を製造することができる。

【0022】また、本発明の半導体装置の製造方法によれば、半導体チップの電極と配線基板の配線を印刷法によって電氣的に接続する前に、半導体チップの周縁および端面の導電部分は絶縁体で被覆することから、半導体チップの隣合う電極部分間の短絡が発生しなくなる。

【0023】また、前記配線基板に半導体チップを固定する際、絶縁性接着層を配線基板に印刷した後、前記絶縁性接着層上に半導体チップを載置するとともに半導体

チップを押さえ付けて前記絶縁性接着層を半導体チップの縁から外に食い出させている。したがって、その後の導体層の印刷においては、半導体チップと配線との間に絶縁性接着層が延在するため、半導体チップと配線基板との間の段差が低減され、半導体チップの電極と配線を接続する導体層のかすれ等が発生しなくなり、安定した電氣的接続が可能となる。

【0024】本発明のICカードは、ハメ込まれる半導体装置が薄型化されていることから、半導体装置をハメ込む窪みを浅くすることができ、カード基材の機械的強度が向上する。

#### 【0025】

【実施例】以下図面を参照して本発明の一実施例について説明する。図1は本発明の一実施例による半導体装置の概要を示す模式的断面図である。図2～図6は本実施例の半導体装置の製造方法における各工程での半導体装置の要部を示す図であって、図2は接合層形成状態を示す模式的断面図、図3は半導体チップの搭載状態を示す模式的断面図、図4は絶縁体を形成した状態を示す模式的断面図、図5は導体層を形成した状態を示す模式的断面図、図6は絶縁体および導体層を形成した状態を示す模式的断面図である。図7は本実施例によるICカードの要部を示す模式的断面図、図8は同じくICカードを示す平面図である。

【0026】本実施例の半導体装置（モジュール）1は、図7および図8に示すICカード20にハメ込まれるICカード用モジュールであり、図1に示すように、配線基板2と、この配線基板2の主面に搭載された半導体チップ3とを有する構造となっている。

【0027】配線基板2は、基板本体4と、この基板本体4の主面（表面）および裏面に設けられた配線5、6と、前記基板本体4を貫通するスルーホール7とからなるプリント基板となっている。前記基板本体4は、ガラス繊維にエポキシレジンを含浸させた所謂ガラエポ基板や、BTレジンを含浸させた高耐熱性の材料からなっている。この基板本体4は80℃以上においても耐熱性を有している。また、前記基板本体4は厚さ0.3mm程度となっている。前記配線5、6は、前記基板本体4の表裏面に接着した、たとえば35μm程度の厚さの銅箔を所望のパターンにエッチングすることによって形成される。また、この配線5、6の表面には、後述する印刷による接続が適正に実施されるように、図示はしないが、NiおよびAuによるめっき処理が部分的または全体的に施されている。

【0028】また、前記スルーホール7は基板本体4を貫通するようにドリル加工することによって形成されている。このスルーホール7の内壁面には銅メッキが施されている。この銅メッキによって形成された導体8によって、基板本体4の表裏面の所定の配線5、6は電氣的に接続される。

【0029】本実施例の半導体装置1の裏面の配線6は、図8に示すように、ICカード20の外部端子となる接触電極端子21を構成する。

【0030】また、配線基板2の主面には絶縁性接着層9を介して半導体チップ3が固定されている。半導体チップ3はアクティブ領域が設けられない裏面側がエッチング等によって一定の厚さ除去され、たとえば、5～30μm程度の厚さとなっている。これは半導体チップ3の表面に設けられた電極10と、配線基板2の配線5の高さとの段差が大きくなるようにするためである。

【0031】また、図6に示すように、前記半導体チップ3の少なくとも周縁から端面に及ぶ導電部分を覆うように、柔軟性を有しかつ耐熱性を有する材料で形成された絶縁体11が設けられている。前記絶縁体11は80℃以上で耐熱性がある樹脂系材料で形成されている。また、前記絶縁体11上には柔軟性を有しかつ耐熱性を有する材料で形成された導体層12が設けられている。導体層12は前記半導体チップ3の電極10と配線基板2の配線5を電氣的に接続する。前記導体層12は80℃以上で耐熱性がある樹脂系材料で形成されている。前記絶縁体11および導体層12はスクリーン印刷法によって形成される。

【0032】なお、前記半導体チップ3の周囲には、半導体チップ3を基板本体4に接続する絶縁性接着層9の食い出し部分が存在するため、半導体チップ3の縁から配線5の縁に亘る部分に設けられた絶縁体11は、前記食い出し部分が半導体チップ3と基板本体4との間の段差を軽減することになるため、平坦化されて形成される。したがって、この平坦化された絶縁体11上に設けられる導体層12も平坦化され、部分的に薄くなるなど電氣的接続に不都合となるようなかすれは生じなくなる。

【0033】また、図6に示すように、前記絶縁体11は半導体チップ3の縁から配線5の先端部分に亘って設けられるとともに、前記絶縁体11上に導体層12が設けられるため、隣接する電極10間の短絡が防止される。

【0034】本実施例の半導体装置1は、半導体チップ3が5～30μmと薄く形成されていることと、半導体チップ3の電極10と配線基板2の配線5とを接続する導体層12が絶縁体11を介して配線基板2上を這うように形成されていることから、ワイヤボンディング構造に比較して大幅に薄くなる。すなわち、従来のワイヤボンディング構造の場合、配線基板2上には200～500μmの厚さの半導体チップが載置されるとともに、この半導体チップの電極にワイヤループ高さが150μm程度となるワイヤが接続される。また、前記ワイヤおよび半導体チップはトランスファモールドによって形成されるパッケージによって被覆される。したがって、配線基板の表面からパッケージ上面までの高さは少なくとも

500 $\mu$ m程度と高くなる。これに対して、本実施例の半導体装置の場合、半導体チップや導体層をパッケージで被覆しないこともあり、配線基板の表面から導体層の上面までの高さは15~40 $\mu$ m程度と1桁以上も低くなり、半導体装置1の薄型化が達成できる。このため、本実施例の半導体装置1を、図7に示すように、絶縁性の接着剤24を介して、カード基材23に設けられた窪み25にハメ込む場合、前記窪み25を従来よりも百数十 $\mu$ m程度浅くできることになり、窪み25が設けられるカード基材23部分の機械的強度が向上する。

【0035】本実施例の半導体装置は以下の効果を奏する。

【0036】(1) 本実施例の半導体装置は、基板本体の主面に5~30 $\mu$ m前後の厚さの半導体チップを搭載する構造となることから、半導体装置の薄型化が達成される。

【0037】(2) 本実施例の半導体装置は、半導体チップの電極と、配線基板の配線との接続は、印刷法によって形成される導体層によって接続されるため、半導体装置の薄型化が達成される。

【0038】(3) 本実施例の半導体装置においては、半導体チップの電極と配線基板の配線とを接続する導体層および導体層の下地となる絶縁体ならびに配線基板は、柔軟性を有する樹脂系材料で形成されていることから、半導体チップの電極と配線基板の配線との電気的接続の信頼性が高くなる。

【0039】(4) 本実施例の半導体装置においては、半導体チップの電極と配線基板の配線とを接続する導体層および導体層の下地となる絶縁体ならびに配線基板は、耐熱性材料によって形成されていることから、半導体装置の耐熱性が向上する。

【0040】(5) 本実施例の半導体装置においては、半導体チップの電極と配線基板の配線とを接続する導体層の下には絶縁体が設けられていることから、導体層間の短絡防止効果が高くなり、半導体装置の電極間の短絡が発生しなくなる。

【0041】つぎに、本実施例の半導体装置1の製造方法について、図2~図6を用いて説明する。図2に示すように、最初に配線基板2が用意される。この配線基板2は、基板本体4と、この基板本体4の主面(表面)および裏面に設けられた配線5、6と、前記基板本体4を貫通するスルーホール7とからなるプリント基板となっている。前記基板本体4は、たとえば、0.3mmの厚さを有するとともに、ガラス繊維にエポキシレジンを含浸させた所謂ガラエポ基板や、BTレジンを含浸させた高耐熱性の材料(80℃以上で耐熱性を有する)で形成されている。前記スルーホール7の内壁はメッキが施され、メッキによる導体8によって基板本体4の表裏面の配線5、6は所定箇所電気的に接続されている。また、前記配線5、6は、前記基板本体4の表裏面に接着

した、たとえば15~35 $\mu$ m程度の厚さの銅箔を所望のパターンにエッチングすることによって形成される。また、この配線5、6の表面には、後述する印刷による接続が適正に実施されるように、図示はしないが、NiおよびAuによるめっき処理が部分的または全体的に施されている。なお、前記配線6は外部端子となり、本実施例の場合にはICカード用の接触電極端子21を形成している。

【0042】つぎに、図2に示すように、スクリーン印刷によって基板本体4の主面には、絶縁性接着層9が形成される。すなわち、配線基板2上には、前記半導体チップ3と概ね同一な形状の透孔が開設されているスクリーン印刷マスク15が、半導体チップが搭載される位置に位置決めされる。マスク開口部はプリント基板に形成されている配線(接続用パッド)に掛からず、なおかつ半導体チップより大きいことが望ましい。その後、前記スクリーン印刷マスク15上に絶縁性を有する熱硬化性の接着用ペースト16を置き、スキージ17を移動させて接着用ペースト16を配線基板2上に転写して絶縁ペースト層18を形成する。

【0043】一方、半導体チップ3の裏面側を一定厚さ研磨やエッチングによって除去して、厚さ5~30 $\mu$ m程度に加工しておく。

【0044】つぎに、図3に示すように、厚さ5~30 $\mu$ m程度の半導体チップ3を前記絶縁ペースト層18上に載せ軽く押し付ける。これにより半導体チップ3の下にある絶縁ペースト層18が、半導体チップ3の周辺に僅かに押し出され、半導体チップ3の側面(端面)に吸い上がる。この絶縁ペースト層18の食い出し部分19は、基板本体4の表面と半導体チップ3の上面との間の段差を軽減する役割を果たすとともに、半導体チップ3の端面の絶縁が行われることになる。半導体チップ周辺の段差が緩やかとなることは、その後の工程での導体層の欠陥の発生が著しく改善されることになる。

【0045】つぎに、半導体チップ3の搭載された配線基板2は加熱され、絶縁ペースト層18は硬化して絶縁性接着層9となり、半導体チップ3を基板本体4に固定することになる。

【0046】つぎに、絶縁体半導体チップ3の端面への絶縁性と、段差の平坦化をより確実にするために、図4および図6に示すように、少なくとも半導体チップ3の縁から配線5の縁に亘って前記同様のスクリーン印刷および硬化処理によって厚さ数 $\mu$ mから数十 $\mu$ mの厚さの絶縁体11を形成する。すなわち、スクリーン印刷によって、所定パターンに絶縁性ペーストを印刷した後、加熱によって絶縁性ペーストを硬化させて絶縁体11を形成する。絶縁性ペーストは、硬化後耐熱性に優れる(80℃以上においても耐熱性を有する)とともに、弾力性を有するものが選択される。このような特性を有するものとして、樹脂系ペーストが使用される。



【0047】つぎに、図5および図6に示すように、半導体チップ3の電極10と、配線基板2の配線5とを電氣的に接続する導体層12が、前記同様にスクリーン印刷法によって形成される。すなわち、印刷は前記配線基板2の配線5と半導体チップ3の電極10を電氣的に接続するための開口部を持ったスクリーン印刷マスクが、配線基板2に重ねられ、導電性ペーストが印刷される。導電性ペーストは、エポキシレジンと硬化剤を配合した熱硬化性レジンの中に、 $1\mu\text{m}\sim 5\mu\text{m}$ の大きさのフレーク状の銀を70Wt%～80Wt%分散させたものであり、硬化後耐熱性（80℃以上においても耐熱性を有する）を有するとともに、弾力性をも有する。硬化処理によって、電極10と配線5を電氣的に接続する導体層12が形成される。この導体層12は数 $\mu\text{m}$ から十数 $\mu\text{m}$ の厚さとなる。

【0048】以上の手順によって図1に示すような半導体装置1が製造される。本実施例の半導体装置の製造方法によれば以下の硬化を奏する。

【0049】（1）本実施例の半導体装置の製造方法によれば、薄い半導体チップを配線基板に搭載することと、半導体チップの電極と配線との接続は印刷法による導体層によるため、薄型構造の半導体装置を製造できることになる。

【0050】（2）本実施例の半導体装置の製造方法によれば、導体層を形成する前に、半導体チップを固定する絶縁性接着層の形成段階で絶縁性ペーストを押し潰して半導体チップの周囲に絶縁性ペーストを食い出させて半導体チップと配線基板との段差の軽減を行うことから、導体層を印刷法によって形成する際、印刷かすれが発生しなくなり、所定の厚さの導体層を形成することができ、電氣的接続の信頼性が高くなる。

【0051】（3）本実施例の半導体装置の製造方法によれば、前記のように印刷かすれがなくなることから製造歩留りが高くなり、半導体装置の製造コスト低減も達成できる。

【0052】（4）本実施例の半導体装置の製造方法によれば、配線基板、絶縁体、導体層は耐熱性材料によって形成されることから、耐熱性に優れた半導体装置を製造することができる。

【0053】（5）本実施例の半導体装置の製造方法によれば、配線基板、絶縁体、導体層は柔軟な材料によって形成されることから、機械的衝撃に対して優れた半導体装置を製造することができる。

【0054】本実施例の半導体装置1は、図7および図8に示すように、ICカード20に組み込まれる。すなわち、半導体装置1は、ICカード20の厚さ0.76mmとなるカード基材23の窪み25にハメ込まれるとともに、接着剤24によってカード基材23に固定される。半導体装置1の配線6は、外部端子となり、接触電極端子21を形成する。本実施例のICカードにおいて

は、ハメ込まれる半導体装置が薄型化されていることから、半導体装置をハメ込む窪みを浅くすることができ、カード基材の機械的強度が向上し、半導体チップの折り曲げ等の外力に対する強度が飛躍的に向上する。したがって、本発明によればICカードの長寿命化が達成できる。

【0055】以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない、たとえば、前記実施例の場合は半導体チップの端面を覆うために絶縁体を設けているが、絶縁体を設ける代わりに、半導体チップの端面部分に絶縁体を予め設けるようにしてもよい。また、半導体チップの電極と配線とを接続する導体層としては、印刷法以外の方法、たとえば、真空蒸着法やスパッタリングによって薄膜の導体層を形成してもよい。また、プリ成形されたフィルム状の絶縁シートや導電シートを貼りあわせてもよい。

【0056】以上の説明では主として本発明者によってなされた発明をその背景となった利用分野であるICカード製造技術に適用した場合について説明したが、それに限定されるものではなく、抵抗、コンデンサ等の電子部品の基板への搭載や、ハイブリッドICの様な多数の半導体チップや受動素子を一括して接続する場合に、特に有効である。本発明は少なくとも半導体装置（モジュール）を組み込む電子装置には適用できる。

#### 【0057】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。本発明によれば、超薄型の半導体装置を提供することができる。

【0058】本発明によれば、組み込まれる半導体装置の薄型化が達成できることから、半導体装置のハメ込み部分のカード基材の機械的強度向上が達成でき、半導体チップの折り曲げ等の外力に対する強度が飛躍的に向上できる信頼性にも優れたICカードを提供できる。

#### 【図面の簡単な説明】

【図1】本発明の一実施例による半導体装置の概要を示す模式的断面図である。

【図2】本実施例による半導体装置の製造方法における接合層形成状態を示す模式図である。

【図3】本実施例による半導体装置の製造方法における半導体チップの搭載状態を示す模式的断面図である。

【図4】本実施例による半導体装置の製造方法において絶縁体を形成した状態を示す模式的断面図である。

【図5】本実施例による半導体装置の製造方法において導体層を形成した状態を示す模式的断面図である。

【図6】本実施例による半導体装置の製造方法において絶縁体および導体層を形成した状態を示す模式的平面図である。

【図7】本実施例によるICカードの要部を示す模式的断面図である。

【図8】本実施例によるICカードを示す平面図である。

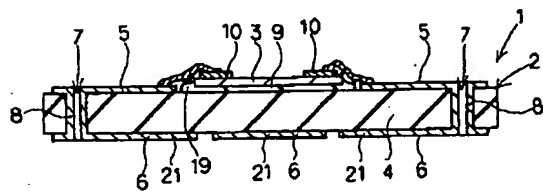
【符号の説明】

1…半導体装置、2…配線基板、3…半導体チップ、4…基板本体、5、6…配線、7…スルーホール、8…導

体、9…絶縁性接着層、10…電極、11…絶縁体、12…導体層、15…スクリーン印刷マスク、16…接着用ペースト、17…スキージ、18…絶縁ペースト層、19…食み出し部分、20…ICカード、21…接触電極端子、23…カード基材、24…接着剤、25…窪み。

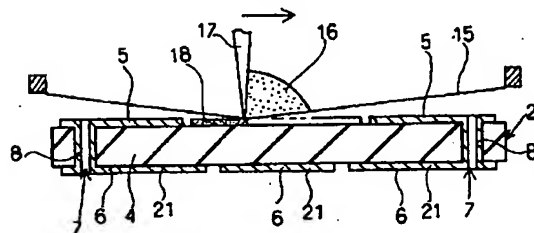
【図1】

図1



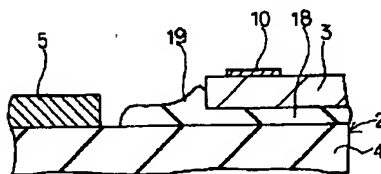
【図2】

図2



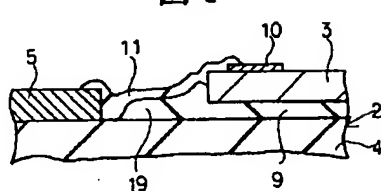
【図3】

図3



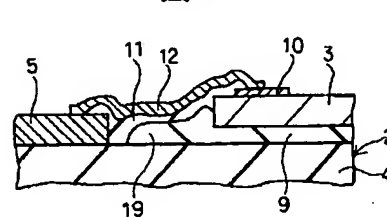
【図4】

図4



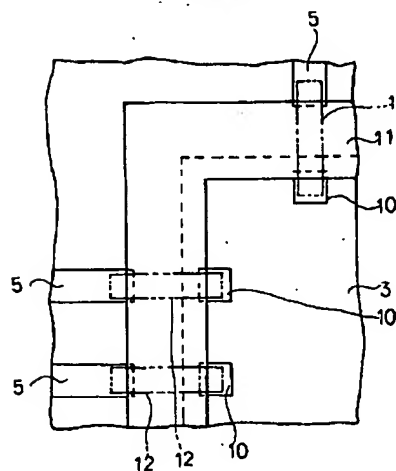
【図5】

図5



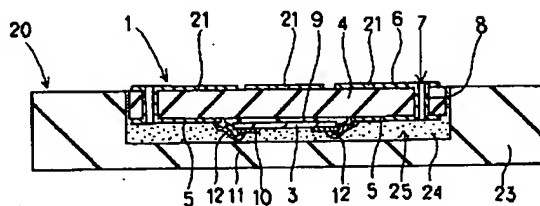
【図6】

図6



【図7】

図7



【図8】

図8

